

Laboratorio de Organización y Arquitectura de Computadoras Práctica No. 8 Procesador RISC

October 29, 2019

Objetivo

Diseñar un microprocesador RISC, específicamente la versión de pipeline del microprocesador 68HC11 de Motorola®.

Duración

2 semanas

Desarrollo

La figura 1 muestra la versión en pipeline del procesador 68HC11 como el que se vio en la teoría, instrumente la descripción de este Hardware utilizando el lenguaje VHDL.

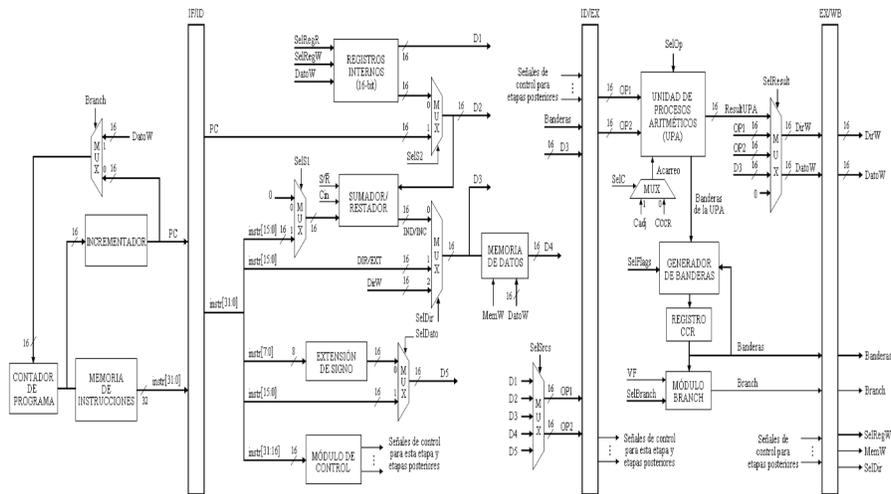


Figura 1: Arquitectura del procesador 68HC11 en pipeline.

Pruebe su arquitectura con el siguiente código de lenguaje del 68HC11:

```
LDAB #$02
LDAA #$00
ABA
JMP #$0004
```

Realice los cambios en la arquitectura que crea convenientes.